

AN3720K, AN3720NK

VTR 2ヘッド用スロー・スチル制御回路

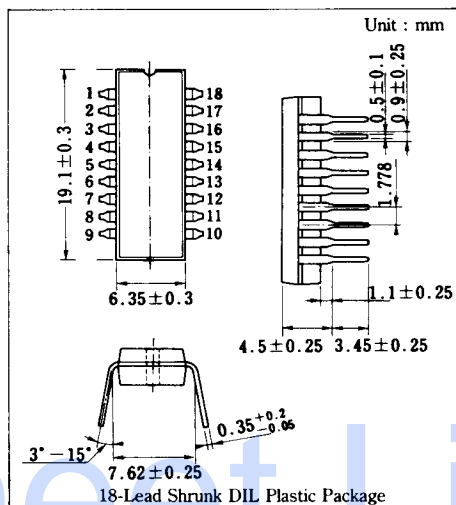
Slow Still IC for 2-Head Video Tape Recorders

■ 概要

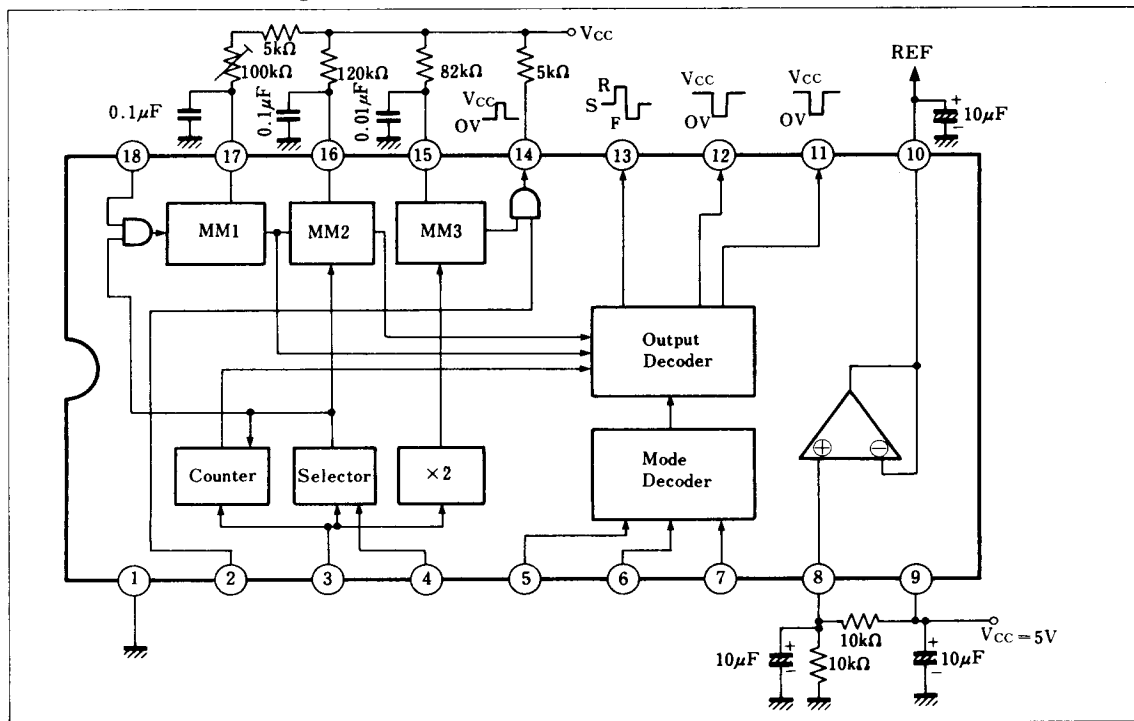
AN3720K, AN3720NKは、HSW, FA, CTL信号等の入力に応じてスロー・スチルの動作に必要なモータ回転方向信号、フルトルク信号、電流制御信号を出力する。

■ 特徴

- V-Lock Pulse 制御入力に応じてV-Lock Pulseを出力する。
- 簡易電源用のバッファアンプを内蔵



■ ブロック図/Block Diagram



■ 端子名/Pin

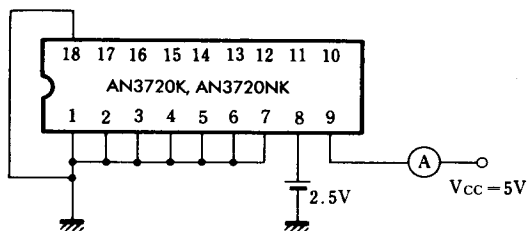
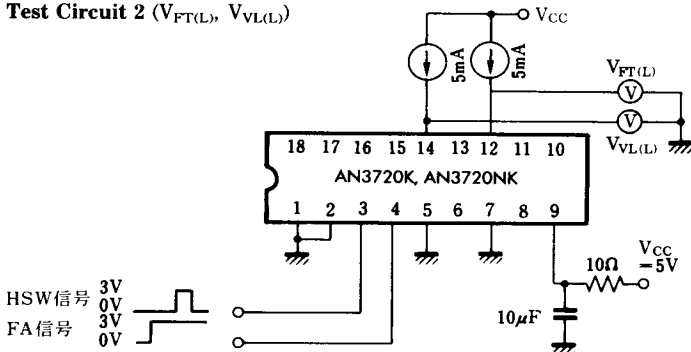
Pin No.	端子名	Pin Name	Pin No.	端子名	Pin Name
1	アース	GND	10	REF出力	REF Output
2	Vロックパルス制御	VLC	11	電流制御出力	CL Output
3	HSW入力	HSW Input	12	フルトルク出力	FT Output
4	FA入力	FA Input	13	回転方向出力	R/S/F Output
5	CAP・ON入力	CAP・ON Input	14	Vロックパルス出力	VL Output
6	CAP・REV入力	CAP・REV Input	15	MM3 CR端子	MM3 CR
7	EE/VV入力	EE/VV Input	16	MM2 CR端子	MM2 CR
8	REF入力	REF Input	17	MM1 CR端子	MM1 CR
9	電源電圧	V _{CC}	18	CTL入力	CTL Input

■ 絶対最大定格/Absolute Maximum Ratings (Ta = 25°C)

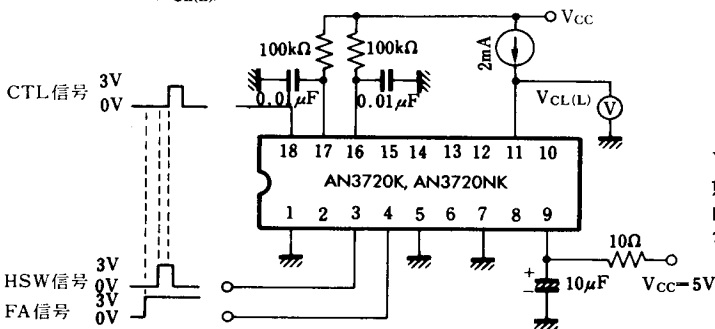
Item	Symbol	Rating	Unit
電源電圧	V _{CC}	6	V
許容損失	P _D	150	mW
動作周囲温度	T _{opr}	-20~+70	°C
保存温度	T _{stg}	-55~+125	°C

■ 電気的特性/Electrical Characteristics (V_{CC} = 5V, Ta = 25°C)

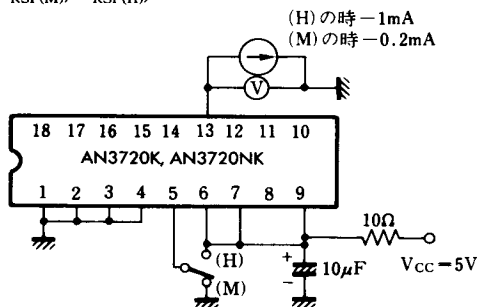
Item	Symbol	Test Circuit	Condition	min.	typ.	max.	Unit
電源電流	I _{CC}	1			10	14	mA
フルトルク出力電圧"L"	V _{FT(L)}	2	I _O = 5mA		0.3	0.5	V
カレントリミット出力電圧"L"	V _{CL(L)}	3	I _O = 2mA		0.1	0.3	V
Vロックパルス出力電圧"L"	V _{VL(L)}	2	I _O = 5mA		0.3	0.5	V
R/S/F出力電圧"L"	V _{RSF(L)}	5	I _{OL} = 5mA			0.5	V
R/S/F出力電圧"M"	V _{RSF(M)}	4	I _{OM} = -0.2mA	1.6	2.2	2.8	V
R/S/F出力電圧"H"	V _{RSF(H)}	4	I _{OH} = -1mA	3.6	4.0		V
REF出力電圧	ΔV _{REF}	5	V _{B-1} = 2.5V, I _O = ±2mA	-0.05	0	+0.05	V
入力スレシヨルド電圧	V _{TH(H)}	6		2.2	2.5	2.8	V
Vロックパルス遅延時間	T ₁	7	C = 0.01μF, R = 82kΩ	270	300	330	μs
Vロックパルスパルス幅	T ₂	7	C = 0.01μF, R = 82kΩ	450	500	550	μs
MM1 スレシヨルド電圧	V _{TH(MM1)}	8			2.5		V
MM2 スレシヨルド電圧"L"	V _{THL(MM2)}	8			1.9		V
MM2 スレシヨルド電圧"H"	V _{THH(MM2)}	8			2.69		V
MM1 引込み電流	I ₁₇	5		1.5	2.5		mA

Test Circuit 1 (I_{CC})Test Circuit 2 ($V_{FT(L)}$, $V_{VL(L)}$)

V_{CC} を印加後、まず、FA信号をPin④に印加し、その後HSW信号をPin③に印加するとPin⑫とPin⑬がON状態になる。それから、Pin⑫とPin⑬に電流源を加えて測定する。

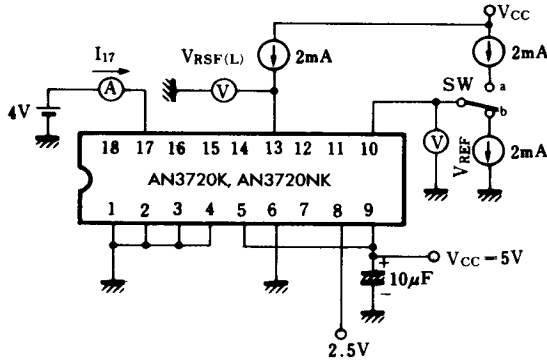
Test Circuit 3 ($V_{CL(L)}$)

V_{CC} を印加後、まずFA信号をPin④に印加した状態でHSWを1回印加します。そして、CTL信号を印加した後、Pin⑫がON状態になるので、その電圧($V_{CL(L)}$)を測定する。

Test Circuit 4 ($V_{RSF(M)}$, $V_{RSF(H)}$)

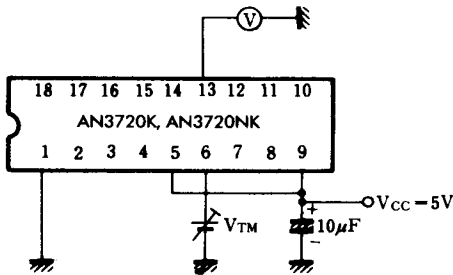
Pin⑤のSWを切換え、(H)側にした時Pin⑬の電流を-1mA流し、 $V_{RSF(H)}$ を測定する。次にSWを(M)側にしてPin⑬の電流を-0.2mA流し $V_{RSF(M)}$ を測定する。

Test Circuit 5 ($V_{RSF(L)}$, ΔV_{REF} , I_{17})



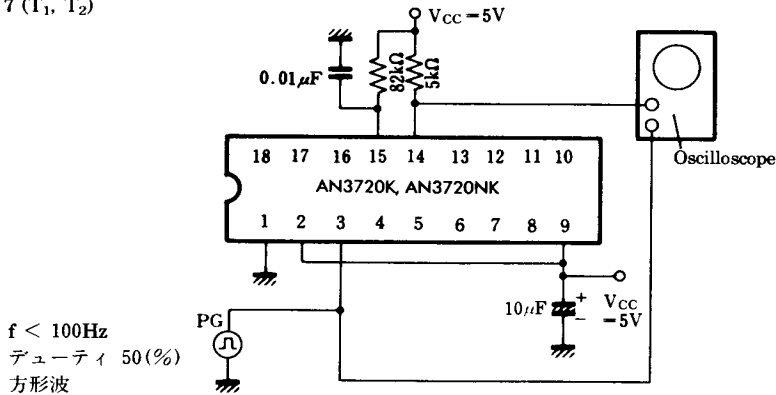
ΔV_{REF} の測定は、SWをaにしてから電流を加え V_{REF} を V_a とし、次にSWをbにした時の V_{REF} を V_b とし、 $\Delta V_{REF} = V_a - V_b$ で測定する。

Test Circuit 6 $V_{TH(H)}$

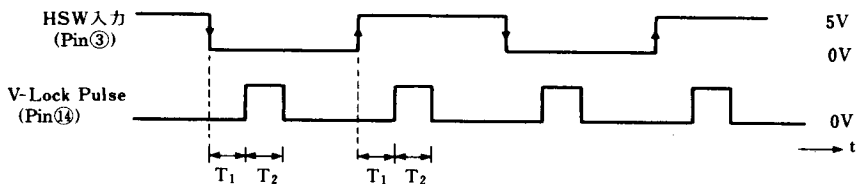


$V_{TH(H)}$ は、Pin⑬が“L”レベルから3.8V以上になる入力電圧で定義する。
 $V_{TH(L)}$ は、Pin⑬が“H”レベルから0.5V以下になる入力電圧で定義する。

Test Circuit 7 (T_1 , T_2)

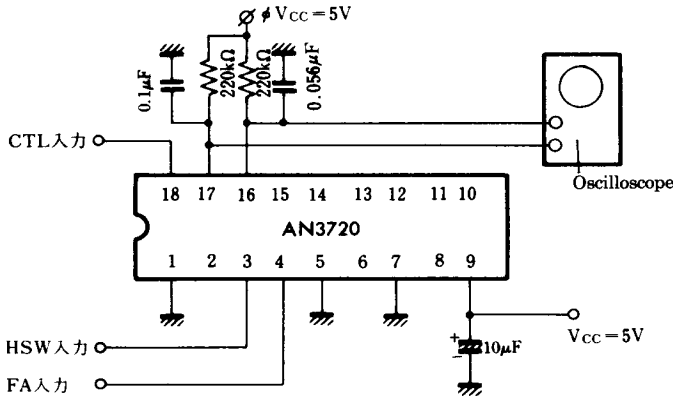


●V-Lock Pulseのタイミングチャート



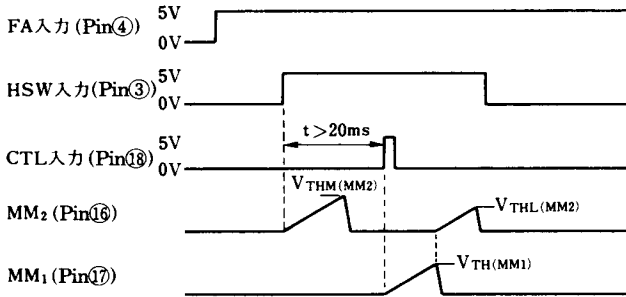
注) V-Lock Pulseは、HSWの両エッジより T_1 の遅れ時間をもって、 T_2 のパネル幅で出力される。

Test Circuit 8 ($V_{TH(MM1)}$, $T_{THH(MM2)}$, $V_{THL(MM2)}$)



注) CTL, HSW信号は、
10µs以上のパルス幅、
FA信号は100ms以上の
パルス幅。

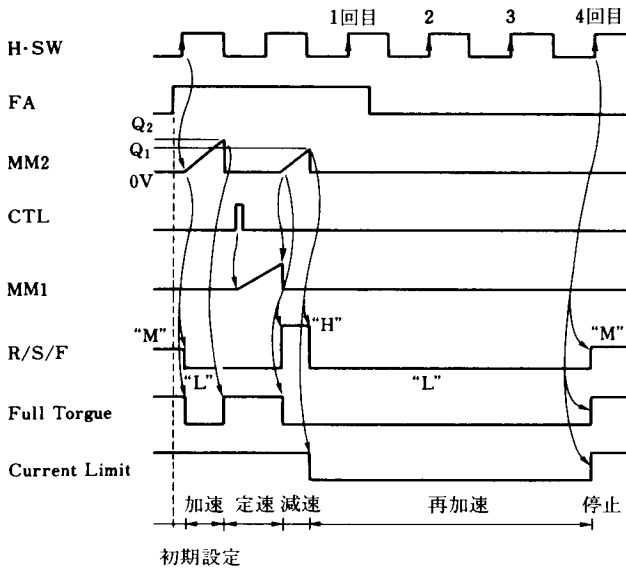
●モノマルチ(MM1, MM2)の動作波形



モノマルチは、FA, HSW, CTL等の入力を左図のようなタイミングで入力された時だけ正常動作する。モノマルチの動作で、充電状態から放電状態に切替るスレッシュホールド電圧を、 V_{TH} , V_{THH} , V_{THL} で定義している。

$$V_{THH} > V_{THL}$$

●スローモードのタイミングチャート



- 注1) Current Limitが“L”の期間中にFA信号が立上がった時、全ての回路をリセットし初期状態に戻す。
- 注2) CTL信号は、定速時間の1回目のパルスのみ有効とする。
- 注3) Current Limitが“L”の期間は、HSWの立上がりをも4回カウントする。

